

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-110693

(43)Date of publication of application : 12.04.2002

(51)Int.Cl.

H01L 21/336  
H01L 21/265  
H01L 29/78

(21)Application number : 2001-145290

(71)Applicant : INTERNATL RECTIFIER CORP

(22)Date of filing : 15.05.2001

(72)Inventor : REN LIPPING  
SRIDEVAN SRIKANT

(30)Priority

Priority number : 2000 204033  
2001 852579

Priority date : 15.05.2000  
10.05.2001

Priority country : US

US

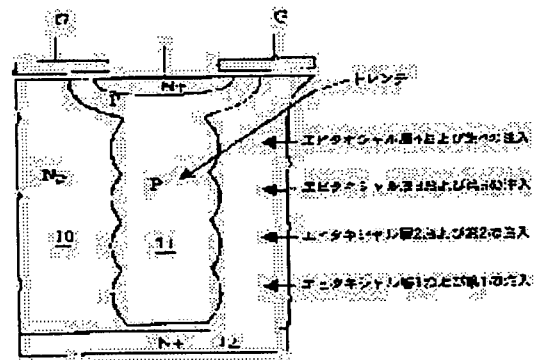
## (54) DIAGONAL INJECTION METHOD FOR EXECUTION OF DOPING TO SIDEWALL OF DEEP POROUS TRENCH

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a method for manufacturing a superjunction semiconductor device.

SOLUTION: Multiple trenches arranged in symmetry and separated from each other intrude as deep as 5-40 microns in an N- silicon epitaxial layer on an N+ body.

These wells comprise a circular cross-section plane, with its diameter being about 9 microns. Boron ions are implanted into a trench wall by an ion implantation beam tilted slightly with respect to the trench axis. A wafer is intermittently or continuously rotated with an axis which is not 90° with respect to its surface, as the center. Thus, the implantation beam becomes oblique, and makes the boron ion distribution at the inside surface of the trench more uniform.



## LEGAL STATUS

[Date of request for examination]

15.05.2001

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

(19)日本国特許庁 (J P)

## (12) 公開特許公報 (A)

(11)特許出願公開番号

特開2002-110693

(P2002-110693A)

(43)公開日 平成14年4月12日(2002.4.12)

(51)Int.Cl. <sup>7</sup>	識別記号	F I	テーマコード <sup>*</sup> (参考)
H 0 1 L 21/336		H 0 1 L 29/78	6 5 2 H
21/265			6 5 8 A
29/78	6 5 2	21/265	V
			R

審査請求 有 請求項の数 9 O L 外国語出願 (全 13 頁)

(21)出願番号 特願2001-145290(P2001-145290)

(22)出願日 平成13年5月15日(2001.5.15)

(31)優先権主張番号 60/204033

(32)優先日 平成12年5月15日(2000.5.15)

(33)優先権主張国 米国 (U S)

(31)優先権主張番号 09/852579

(32)優先日 平成13年5月10日(2001.5.10)

(33)優先権主張国 米国 (U S)

(71)出願人 591074389

インターナショナル・レクチファイヤー・  
コーポレーションINTERNATIONAL RECTI  
FIER CORPORATIONアメリカ合衆国90245カリフォルニア州  
エル・セグンド、カンザス・ストリート  
233番

(74)代理人 100077481

弁理士 谷 義一 (外2名)

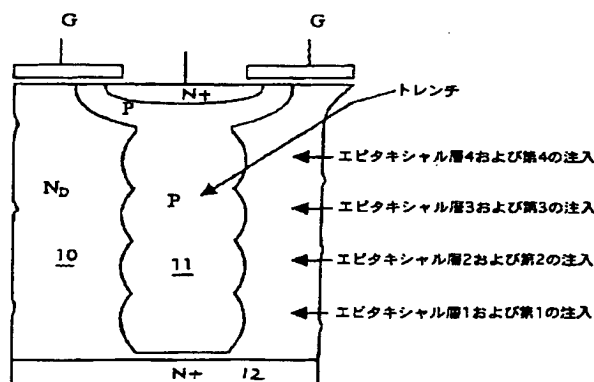
最終頁に続く

(54)【発明の名称】 深い多孔性トレンチの側壁にドーピングを実施するための角度注入法

(57)【要約】

【課題】 超接合半導体デバイスを製造する方法を提供する。

【解決手段】 対称に配置された離隔した多数のトレンチが、N+ボディ上のN-シリコンエピタキシャル層の深さ35ミクロンから40ミクロンのところまで侵入する。これらのウェルは円形の横断面を有し、直径は約9ミクロンである。トレンチの軸に対してわずかに傾いたホウ素のイオン注入ビームによってトレンチ壁に注入を実施する。ウェハは、その表面に対して90度でない軸を中心に断続的または連続的に回転させ、これによって注入ビームを斜めにし、トレンチの内表面のホウ素イオン分布をより均一にする。



1

## 【特許請求の範囲】

【請求項 1】 第 1 の導電型のシリコンウェハ中に離隔した平行トレンチを形成するステップであって、前記トレンチのそれぞれが前記シリコンウェハの上面に垂直であり、前記トレンチのそれぞれがほぼ同じ深さおよび断面を有するステップと、

第 2 の導電型を規定する化学種の注入ビームを、前記シリコンウェハの表面に向けて、かつ、前記トレンチのそれぞれの軸に対してある角度を持たせて導くステップであって、前記角度が十分に小さいため、セルのそれぞれの内表面の全長が注入源から注入イオンを受け取るステップと、

前記ウェハを回転させて、前記トレンチのそれぞれの内表面全体を注入ビームに暴露するステップとを備えることを特徴とする超接合デバイスの製造方法。

【請求項 2】 前記トレンチが前記ウェハの表面に対称に配置されることを特徴とする請求項 1 に記載の方法。

【請求項 3】 前記イオン注入角が 1 度から 20 度までであることを特徴とする請求項 1 に記載の方法。

【請求項 4】 前記第 1 の導電型が N 型であることを特徴とする請求項 1 に記載の方法。

【請求項 5】 前記イオン注入角が 1 度から 20 度までであることを特徴とする請求項 2 に記載の方法。

【請求項 6】 前記トレンチの深さが約 25 ミクロン超、幅が約 9 ミクロン未満であることを特徴とする請求項 1 に記載の方法。

【請求項 7】 前記トレンチの深さが約 25 ミクロン超、幅が約 9 ミクロン未満であることを特徴とする請求項 2 に記載の方法。

【請求項 8】 前記トレンチの深さが約 25 ミクロン超、幅が約 9 ミクロン未満であることを特徴とする請求項 3 に記載の方法。

【請求項 9】 前記トレンチの深さが約 25 ミクロン超、幅が約 9 ミクロン未満であることを特徴とする請求項 5 に記載の方法。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、超接合半導体デバイス (super junction semiconductor device) の製造方法に関し、詳細には、超接合デバイスの離隔したセルの側壁に均一な注入および拡散を形成する新規のプロセスに関する。

【0002】

【従来の技術】 いわゆる超接合 (super junction) は、パワー MOSFET デバイスに新しい概念をもたらしたが、この設計概念を実現する現在のプロセスは困難かつ複雑である。周知の一プロセスでは、比較的に浅い N-エピタキシャル層を N<sup>+</sup>基板の上に形成し、この層に、P コラム (column) の一部分を形成する離隔した P 拡散を拡散させる。P コラムが所望の高さ

2

に達するまで、一連の N-層を互いの上に成長させ、対応する P 拡散を互いの上に積み上げる。一般的なプロセスは、図 1 に示すような多重注入/エピタキシャル成長を使用して実現することができる。

【0003】 このような製造プロセスは複雑で費用がかかるだけでなく、多重注入/エピタキシャル成長によって不均一なドーピングプロファイルが形成されるため、電気的な特性も劣る。N ボディ中にトレンチをエッチングし、次いでこのトレンチに P 材料層を充てんする別のプロセスが提案されている。このタイプのプロセスが、2000 年 12 月 7 日出願の Daniel M. Kinzer および Srikanth Sridevan の「HIGH VOLTAGE VERTICAL CONDUCTION SUPERJUNCTION SEMICONDUCTOR DEVICE」という名称の同時係属中の出願第 09/732401 号 (IR-1756) に示されている。これらのプロセスはバルキー (bulky) かつ複雑であり、一濃度型の離隔したセルまたはパイロン (pylon) を異なる導電型のボディに形成するときには特にそうである。

【0004】 N-エピタキシャル層中に平行なトレンチを形成し、トレンチの壁に、周囲の N-エピタキシャルボディと荷電平衡させるのに十分な濃度および深さの P 型ドーパントを単純に拡散させる別のプロセスも知られている。このようなデバイスでは、トレンチ、特に深いトレンチの壁の長さ方向に均一な P 型濃度を得ることが難しい。

【0005】

【発明が解決しようとする課題】 本発明では、深いセルの側壁に均一かつよく制御されたやり方で直接にドーピングを実施する角度注入 (angle implant) が提供される。

【0006】

【課題を解決するための手段】 本発明の基本概念は、深いトレンチをエッチングした後に角度注入を使用してトレンチの側壁にドーピングを実施するというものである。注入マシンは、ドーピングイオンがトレンチの底に確実に到達するように注入角を容易に調節することができる。注入角の選択値は、トレンチの深さおよび幅によって決まる。さらに、注入サンプルウェハを断続的または連続的に回転させることによって、トレンチの側壁はその全長に沿って均一にドーピングされる。トレンチの横断面は、六角形、ストライプ、円、長方形など、さまざまな形状とすることができる。トレンチのドーピング分布、接合の深さおよび表面濃度は、注入エネルギー、ドーピング量 (dose)、化学種 (species)、およびアニール条件によって決定される。本発明の主な利点は次の通りである。(1) 1 つのトレンチに対して注入が 1 回だけであり、エピタキシャル成長が必要ない。

(2) トレンチの側壁に対して 1 回の操作で容易かつ均

3

一にドーピングを実施することができる。(3)従来のトレンチ形成に比べコストが大幅に安い。(4)非常に浅い接合を形成し、制御することができる。このことは、トランジスタセルサイズの低減に不可欠である。

(5)直接イオン注入によって均一なドーピングプロファイルが形成されることは、超接合デバイスの基本要件である、電界特性曲線がトレンチの深さに沿って理想的な規則正しい長方形を描くことに不可欠である。

【0007】

【発明の実施の形態】図1に、N<sup>+</sup>基板12の上にN-シリコンボディ10をエピタキシャル成長させた、シリコンダイ中の超接合構造の断面図を示す。ボディ10中に、隔離した深いP<sup>+</sup>パイロンまたはコラム11が形成される。このN-領域およびP<sup>+</sup>領域のサイズおよび濃度は、両者が逆バイアス下で完全に空乏化するように決められる。

【0008】このデバイスの製造に使用されるプロセスは、十分な長さのパイロン、例えば長さ35ミクロンのパイロンを形成するため、N-シリコン層の逐次成長およびそれぞれの層へのP型拡散を必要とする。このプロセスは、複雑かつ高コストのプロセスである。

【0009】本発明によれば、図2、3および4に示すように、深さが例えば30ミクロンから50ミクロンまで、幅が例えば2ミクロンから5ミクロンまでの隔離した複数のトレンチ、例えばトレンチ20から26までをN-ボディ27中にエッチングする。その後、図2の矢印30および31で概略的に示すように、トレンチ20から26までの垂直中心軸に対して浅い角度、例えば2度から7度までで注入を実施する。この注入の間、ウェハ27を、ウェハの表面に垂直な軸を中心に斜めに、連続的にまたはステップ式に回転させ、注入ビームがトレンチの表面全体に完全に均一に分布するようにすることが重要である。例えば、トレンチの軸に垂直な平面内の小さな角度によって画定された内表面に対するトレンチの深さに沿った個別の注入を複数回実施することができる。次いでウェハを新しい角位置まで回転させ、または新しい角位置まで1ステップ進め、新しい角度でそれぞれの注入を実施する。この逐次注入は、90度ずつ4ステップ、60度ずつ6ステップなどで実施することができる。

\* 40

4

\*【0010】注入化学種はP型材料、例えばホウ素である。一例では、ホウ素注入を、30keV、ドーズ量 $3 \times 10^{13}$ から $1 \times 10^{14}$ 原子/cm<sup>2</sup>で実施し、続いて1050℃、40分から90分のアニールを実施する。トレンチとトレンチは4.5から9ミクロンの間隔をあげ、エピタキシャル成長させた抵抗率3から3.5オームcmのN-シリコン中に形成する。この注入によって、活性化されたときに周囲のN-ボディ27のそれに釣り合った深さおよび濃度を有するP型の表面領域32がセル20から26までに生成され、そのため、接合部32/27の逆バイアスの間、これら2つはともに空乏化する。

【0011】図4に、トレンチの深さに対する望ましい電界分布を示す。

【0012】最終的なデバイスは、出願第09/732401号の開示のようにMOSゲート制御構造ならびにソースおよびドレイン電極を追加することによって、通常通りに完成させることができる。

【0013】特定の実施形態に関して本発明を説明してきたが、当業者には、その他の多くの変形および変更、ならびにその他の用途が明白であろう。したがって、本明細書の特定の開示は本発明を限定するものではない。

【図面の簡単な説明】

【図1】従来技術の一般的な超接合デバイスの1つのセルを示す断面図である。

【図2】本発明に基づいて注入され、回転される超接合デバイスのセルの半分を示す断面図である。

【図3】図2のセルの上面図である。

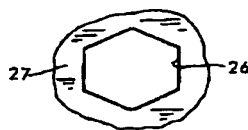
【図4】図2および3のセルなどのセルを含むウェハの一部分の上面図である。

【図5】図2の構造のトレンチの深さに対する電界を示すグラフである。

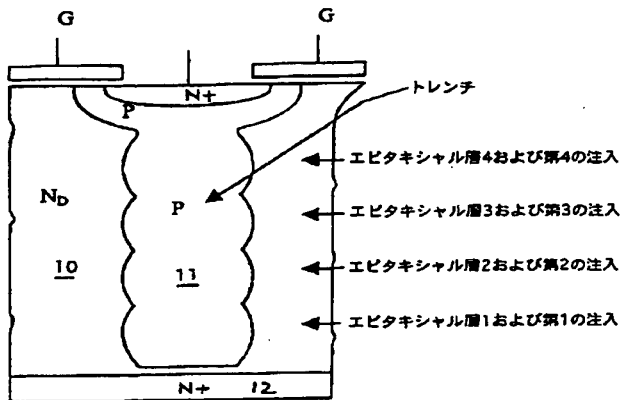
【符号の説明】

- 10 N-シリコンボディ
- 11 P<sup>+</sup>パイロンまたはコラム
- 12 N<sup>+</sup>基板
- 20~26 トレンチ
- 27 N-ボディ
- 30, 31 注入ビーム
- 32 P型表面領域

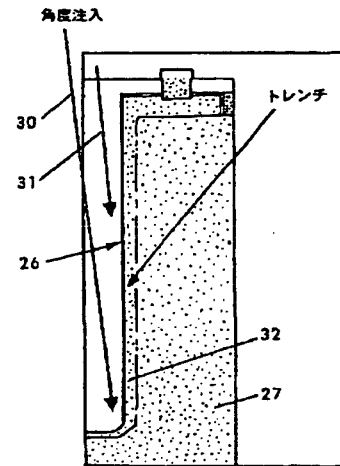
【図3】



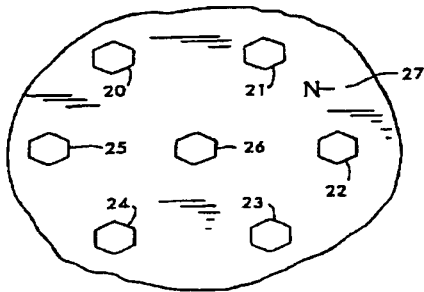
【図1】



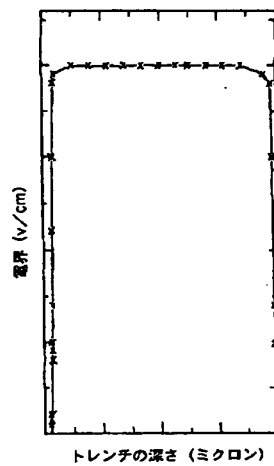
【図2】



【図4】



【図5】



フロントページの続き

(72) 発明者 リビン レン  
 アメリカ合衆国 90066 カリフォルニア  
 州 ロサンゼルス ソーテル プールパー  
 ド 3314 アパートメント 3

(72) 発明者 スリカント スリデバン  
 アメリカ合衆国 90277 カリフォルニア  
 州 レドンド ビーチ ビア リビエラ  
 205 アパートメント 8

## 【外国語明細書】

## 1. Title of the Invention

ANGEL IMPLANT PROCESS FOR CELLULAR DEEP TRENCH SIDEWALL  
DOPING

## 2. Claims

1. The process of manufacture of a superjunction device comprising the steps of forming spaced parallel trenches into a silicon wafer of one conductivity type; each of said trenches being perpendicular to the top surface of said silicon wafer; each of said trenches having approximately the same depth and cross-section; directing an implant beam of a species which defines a second conductivity type toward the surface of said silicon wafer and at an angle to the axes of each of said trenches; said angle being sufficiently small that the full length of the interior surface of each of said cells receives implanted ions from said implant source; and rotating said wafer to expose the full surface area of the interior of each of said trenches to the implant beam.

2. The process of claim 1, wherein said trenches are symmetrically disposed over the surface of said wafer.

3. The process of claim 1, wherein said ion implant angle is between 1 degrees and 20 degrees.

4. The device of claim 1, wherein said one conductivity type is the N type.

5. The process of claim 2, wherein said ion implant angle is between 1 degrees and 20 degrees.

6. The device of claim 1, wherein said trenches have a depth of greater than about 25 microns and a width which is less than about 9 microns.

7. The device of claim 2, wherein said trenches have a depth of greater than about 25 microns and a width which is less than about 9 microns.

8. The device of claim 3, wherein said trenches have a depth of greater than about 25 microns and a width which is less than about 9 microns.

9. The device of claim 5, wherein said trenches have a depth of greater than about 25 microns and a width which is less than about 9 microns.

### 3. Detailed Description of the Invention

#### FIELD OF THE INVENTION

This invention relates to superjunction semiconductor devices and more specifically relates to a novel process for forming a uniform implant and diffusion into the side walls of spaced cell elements of a superjunction device.

#### BACKGROUND OF THE INVENTION

Although the so called superjunction has brought a new concept to power MOSFET devices, the present processes to realize the design concept are difficult and complex. In one known process, a relatively shallow  $N^-$  epitaxial layer is formed atop an  $N^+$  substrate, and spaced P diffusions which form portions of P columns are diffused in the layer. A series of such  $N^-$  layers are grown atop one another, with corresponding P diffusions stacked atop one another until the desired P column height is reached. A typical process could be realized by using multi-implants and epitaxial growths as shown in Figure 1.

Such a fabrication process is not only complex and expensive, but also degrades the electrical characteristics because of the non-uniform doping profile formed by multi-implants and epitaxial growths. Other processes have been proposed in which trenches are etched in an N body and then filled in with a further layer of P material. A process of this type is shown in copending application Serial No. 09/732,401, filed 12/7/00 entitled HIGH VOLTAGE VERTICAL CONDUCTION SUPERJUNCTION SEMICONDUCTOR DEVICE in the names of Daniel M. Kinzer and Srikant Sridevan (IR-1756). These processes are bulky and complex, particularly when spaced cells or pylons of one concentration type is to be formed in a body of a different conductivity type.

Still another process is known in which parallel trenches are formed in an N<sup>-</sup> epitaxial layer and in which the walls of the trenches are simply diffused with a P type dopant of sufficient concentration and depth to be in charge balance with the surrounding N<sup>-</sup> epitaxial body. In such devices, it is difficult to obtain uniform P type concentration along the length of the walls of the trench, particularly for a deep trench.

#### SUMMARY OF THE INVENTION

In this invention, an angle implant is provided for directly doping the sidewalls of deep cells in a uniform and well controlled manner. The basic concept of the invention is that after the deep trench etching, an angle implant is used to dope the trench sidewall. The implant angle can be easily adjusted by the implant machine to assure that doping ions reach the bottom of the trench. The selected angle value depends on the depth and width of the trench. By further rotating the implant sample wafers, either intermittently or continuously, the trench sidewalls are uniformly doped along their full length. The cross-section of the trenches can have different forms, such as hexagon, stripe, circle, or rectangle and the like. The doping distribution, junction depth and surface concentration of the trenches are determined by implant energy, dose, species and as annealing



conditions. The main advantages of the invention are as follows: (1) there is only a single implant and no epitaxial growth is needed for a trench; (2) the trenched sidewall can be easily and uniformly doped in one operation; (3), the cost, in comparison with the conventional trench formation, is greatly reduced; (4) ultra shallow junctions can be formed and controlled, which is essential for reducing transistor cell size; (5) the generated uniform doping profile formed by direct ion implantation is critical for establishment of an ideal regular rectangle shape for the characteristic curve of electrical field along the trench depth, which is a basic requirement for a superjunction device.

#### DETAILED DESCRIPTION OF THE INVENTION

Figure 1 shows in a cross-section a superjunction structure in a silicon die in which an  $N^-$  body 10 of silicon is epitaxially grown atop an  $N^-$  substrate 12. Deep spaced  $P^+$  pylons or columns 11 are formed into body 10, with the  $N^-$  and  $P^+$  regions being sized and having concentrations such that both deplete fully under reverse bias.

The process used to make the device requires the sequential growth of layers of  $N^-$  silicon and the  $P$  type diffusion into each layer to form a pylon of sufficient length, for example, 35 microns. This is a complex and costly process.

In accordance with the invention, and as shown in Figures 2, 3 and 4, a plurality of spaced trenches, for example, trenches 20 to 26 are etched into an  $N^-$  body 27 to a depth, for example, of 30 to 50 microns and a width, for example, of 2 to 5 microns. Thereafter, an implant is carried out at a shallow angle, for example, 2 to 7° to degrees to the central vertical axis of trenches 20 to 26, shown schematically by arrows 30 and 31 in Figure 2. Significantly, during the implant, the wafer 27 will be rotated continuously or in steps about an axis perpendicular to its surface and in skew, so that the implant beam will be fully equally distributed over all surfaces of the trenches. For example, a plurality of

separate implants can be made, each along the depth of the trench and on an interior surface defined by a small angle in a plane perpendicular to the trench axis. The wafer is then rotated or stepped to new angular positions and a further implant is carried out at each new angle. These sequential implants may be done in 4 steps of 90°C each or 6 steps of 60°C each, or the like.

The implant species is a P type material, for example, boron. In one example, the boron implant is carried out at 30 KeV and a dose of  $3\text{E}13$  to  $1\text{E}14$  atoms/cm<sup>2</sup>, followed by an anneal at 1050°C for 40 to 90 minutes. The trenches are spaced by 4.5 to 9 microns and are formed in N<sup>-</sup> epitaxially grown silicon having a resistivity of 3 to 3.5 ohm cm. The implant will produce a P type surface region 32 for the cells 20 to 26 which, when activated will have a depth and concentration matched to that of the surrounding N<sup>-</sup> body 27 so that the two will both deplete during reverse bias of the junction 32/27.

Figure 4 shows the desirable distribution of electric field versus trench depth which is obtained.

The final device may be completed as usual by the addition of a MOSgated control structure, and source and drain electrodes as disclosed in application Serial No. 09/732,401.

Although the present invention has been described in relation to particular embodiments thereof, many other variations and modifications and other uses will become apparent to those skilled in the art. It is preferred, therefore, that the present invention be limited not by the specific disclosure herein

#### 4. Brief Description of the Drawings

Figure 1 is a cross-section showing one cell of a typical prior art superjunction device.

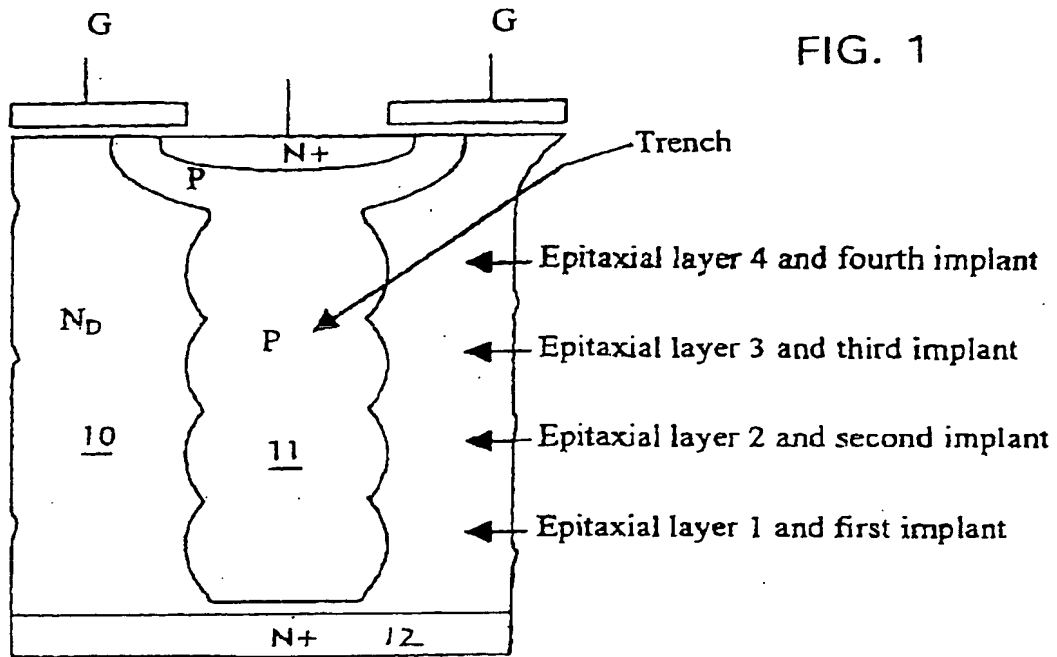
Figure 2 is a cross-section of one half of a cell of a superjunction device which is implanted and rotated in accordance with the invention.

Figure 3 is a top view of the cell of Figure 2.

Figure 4 is a top view of a portion of a wafer containing cells such as those of Figures 2 and 3.

Figure 5 is a plot of electric field versus trench depth for the structure of Figure 2.

FIG. 1



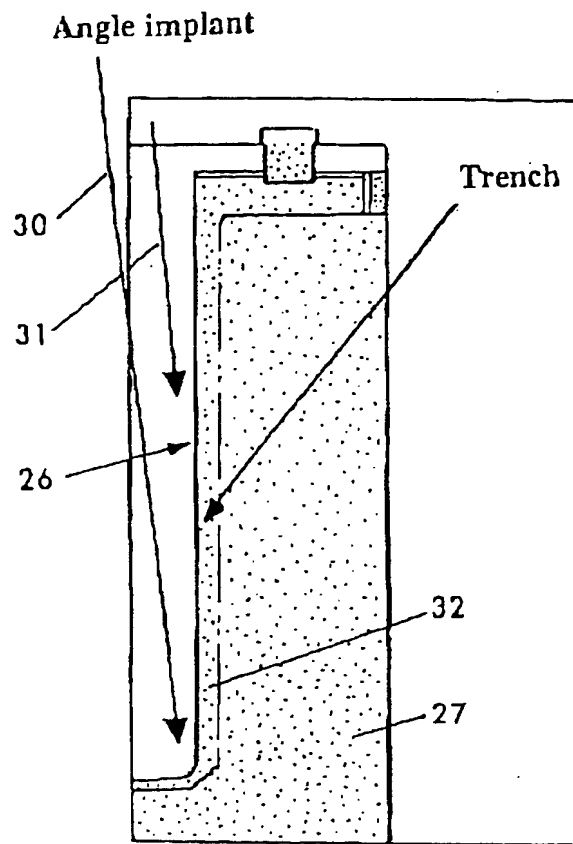


FIG. 2

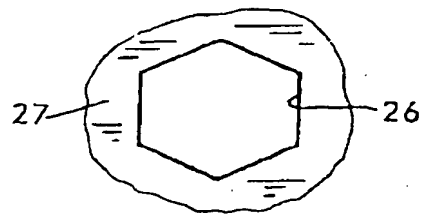


FIG. 3

FIG. 4

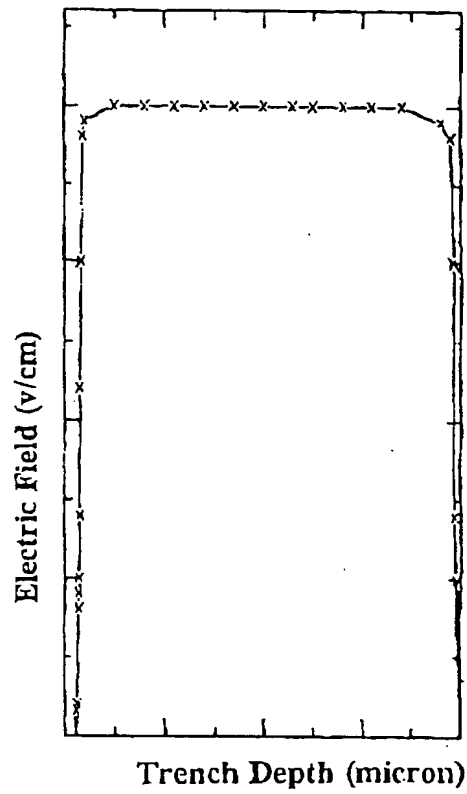
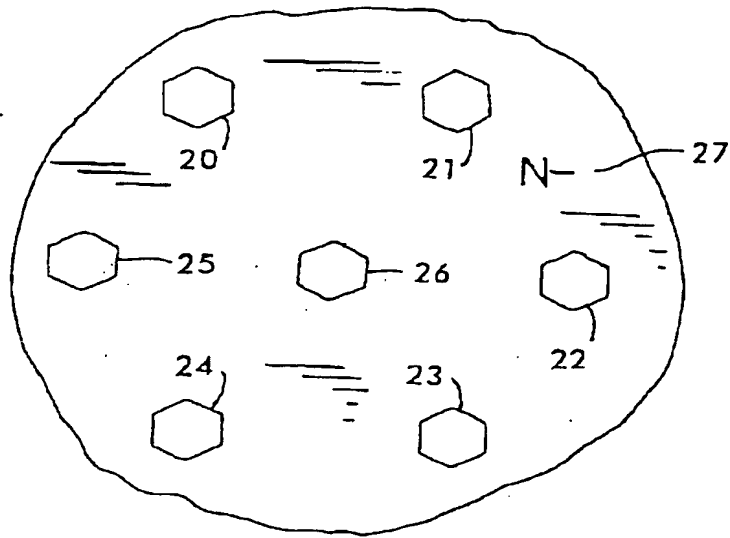


FIG. 5

## 1. Abstract

A process is described for making a superjunction semiconductor device. a large number of symmetrically spaced trenches penetrate the  $N^-$  epitaxial layer of silicon atop an  $N^+$  body to a depth of 35 to 40 microns. The wells have a circular cross-section and a diameter of about 9 microns. The trench walls are implanted by an ion implant beam of boron which is at a slight angle to the axis of the trenches. The wafer is intermittently or continuously rotated about an axis less than  $90^\circ$  to its surface to cause skewing of the implant beam and more uniform distribution of boron ions over the interior surfaces of the trenches.

## 2. Representative Drawing

FIG. 1